**МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ**
**ЛУЦЬКИЙ НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ**
**ФАКУЛЬТЕТ КОМП'ЮТЕРНИХ ТА ІНФОРМАЦІЙНИХ ТЕХНОЛОГІЙ**

**ЗАТВЕРДЖУЮ**
**Декан факультету**
**_____ Інна КОНДІУС**
**«29» серпня 2026 р.**

**ЗАТВЕРДЖУЮ**
**Перший проректор**
**_____ Надія КОВАЛЬЧУК**
**«29» серпня 2026 р.**

# СИЛАБУС

**з освітнього компонента «Архітектура комп'ютерів»**
**ступінь вищої освіти – бакалавр**
**галузь знань – F Інформаційні технології**
**спеціальність – F7 Комп'ютерна інженерія**
**освітня програма – Комп'ютерна інженерія**

**Кафедра комп'ютерної інженерії та охоронних систем**

Силабус склав(ла) доцент кафедри комп'ютерної інженерії та охоронних систем, к.т.н., доцент Наталія ХРИСТИНЕЦЬ

Силабус затверджений на засіданні кафедри комп'ютерної інженерії та охоронних систем, протокол № 1/1 від «29» серпня 2026 р.

Завідувач кафедри к.т.н., доцент Тарас ТЕРЛЕЦЬКИЙ

Розглянуто та схвалено групою забезпечення освітньої програми «Комп'ютерна інженерія», протокол № 2 від «27» серпня 2026 р.

Гарант ОП «Комп'ютерна інженерія» к.т.н., доцент Світлана ЛАВРЕНЧУК

Схвалено науково-методичною радою університету, протокол № 1/а від «29» серпня 2026 р.

Затверджений силабус онлайн:
https://e.lntu.edu.ua/syllabus/1874

**Луцьк – 2026**

**СИЛАБУС ОСВІТНЬОГО КОМПОНЕНТА «Архітектура комп'ютерів»**

| | |
|---|---|
| **Освітня програма** | Комп'ютерна інженерія |
| **Галузь знань / Спеціальність** | F Інформаційні технології / F7 Комп'ютерна інженерія |
| **Рівень вищої освіти** | перший (бакалаврський) |
| **Статус дисципліни** | нормативна |
| **Мова викладання** | українська |
| **Обсяг** | 6 кредитів ECTS / 180 годин, семестр 4 |
| **Форма контролю** | екзамен |
| **Викладач(і)** | к.т.н., доцент Наталія ХРИСТИНЕЦЬ |

**1. Мета і завдання дисципліни**

**Мета:** Метою викладання дисципліни «Архітектура комп’ютерів» є підготовка висококваліфікованого спеціаліста, який має необхідні теоретичні знання та практичні навички базових принципів архітектури комп'ютерів, включаючи структуру та функціонування центрального процесора, оперативної пам'яті, постійної пам'яті, пристроїв введення/виведення та інших компонентів для можливості успішного вирішення різноманітних проблемних ситуацій під час роботи за фахом.

**Завдання:** Завдання дисципліни полягає у використанні принципу програмного управління для організації обчислювальних процесів та оцінюванні характеристик комп’ютера на архітектурному й структурному рівнях. У результаті її вивчення студент повинен знати принципи функціонування процесорів і систем команд, формати та структури даних, способи адресації, архітектуру пам’яті та засоби обміну даними між пристроями, сучасні методи підвищення продуктивності й надійності обчислювальних систем, а також мови опису апаратних і програмних засобів. Водночас він має вміти аналізувати архітектуру процесорів, оцінювати характеристики комп’ютера, користуватися мовами опису, досліджувати методи захисту пам’яті та керувати пристроями введення-виведення у різних режимах взаємодії з процесором.

**Пререквізити:** Комп'ютерна електроніка та схемотехніка

**2. Компетентності**

**ЗК01** — Здатність до абстрактного мислення, аналізу і синтезу

**ЗК02** — Здатність вчитися і оволодівати сучасними знаннями.

**ЗК03** — Здатність застосовувати знання у практичних ситуаціях.

**СК01** — Здатність застосовувати законодавчу та нормативно правову базу, а також державні та міжнародні вимоги, практики і стандарти з метою здійснення професійної діяльності в галузі комп’ютерної інженерії.

**СК08** — Готовність брати участь у роботах з впровадження комп’ютерних систем та мереж, введення їх до експлуатації на об’єктах різного призначення.

**СК09** — Здатність системно адмініструвати, використовувати, адаптувати та експлуатувати наявні інформаційні технології та системи.

**СК10** — Здатність здійснювати організацію робочих місць, їхнє технічне оснащення, розміщення комп’ютерного устаткування, використання організаційних, технічних, алгоритмічних та інших методів і засобів захисту інформації.

**СК19** — Здатність розробляти та впроваджувати як апаратні, так і програмні рішення для комп'ютерних, вбудованих і розподілених систем, включаючи системи Інтернету речей, а також їхні складові компоненти.

## 3. Структура дисципліни, розподіл годин, зв'язок тем з компетентностями

| № | Назва теми | **Лекції** денна/ заочна | **Лаб.** денна/ заочна | **Самост. робота** денна/ заочна | **Разом** | **Методи навчання** | **Методи оцінювання** | **ЗК та СК** |
|---|---|---|---|---|---|---|---|---|
| **Змістовий модуль 1. Організація пам’яті та системи вводу-виводу комп’ютера** | | | | | | | | |
| 1 | Тема 1. Історичний розвиток комп’ютерів. Структура обчислювального засобу. Принципи Джона фон Неймана. Історія компанії IBM та відомих виробників процесорної техніки. Перспективи розвитку комп’ютерної техніки. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК01 |
| 2 | Тема 2. Функції та основні функціональні вузли комп’ютера. Організація зв’язків між функціональними вузлами комп’ютера. Провідні інтерфейси, що застосовуються для взаємодії між різними компонентами всередині IoT-пристроїв. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, СК08, СК09 |

| № | Назва теми | **Лекції** денна/ заочна | **Лаб.** денна/ заочна | **Самост. робота** денна/ заочна | **Разом** | **Методи навчання** | **Методи оцінювання** | **ЗК та СК** |
|---|---|---|---|---|---|---|---|---|
| 3 | Тема 3. Типи архітектур комп'ютера. Гарвардська комп'ютерна архітектура. Принципи двійкового кодування, програмного керування, однорідності пам'яті, адресності. Принстонська архітектура. Архітектура Хокні і Джесхоупа. Особливості архітектур мікропроцесорів для збору, обробки та передачі даних. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК10 |
| 4 | Тема 4. Формати даних. Способи представлення чисел. Системи числення і поняття коду. Системи числення. Формати даних чисел з фіксованою комою. Розрядні сітки. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, ЗК03, СК19 |
| 5 | Тема 5. Порядок кодування команд в комп'ютері. Кодування команд програми. Структура команди. Вибірка команд, розпізнавання типів виконуваних операцій. Звернення до пам'яті. Порядок виконання команд. Цикли виконання комнд. Структура процесора і регістрової пам'яті. | 2/0,25 | 2/0,25 | 5/7 | 9/7,5 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК03, СК01, СК09 |

| № | Назва теми | Лекції денна/ заочна | Лаб. денна/ заочна | Самост. робота денна/ заочна | Разом | Методи навчання | Методи оцінювання | ЗК та СК |
|---|---|---|---|---|---|---|---|---|
| 6 | Тема 6. Типи команд та операцій. Класифікація команд. Принципи формування системи команд. Команди обробки даних. Класифікація архітектури комп’ютера за складом системи команд. Команди переміщення даних. Команди передачі керування. Принципи формування системи команд комп’ютера. Конвеєрне виконання команд. | 2/0,25 | 2/0,25 | 5/7 | 9/7,5 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК02, ЗК03, СК19, СК10 |
| 7 | Тема 7. Способи адресації операндів. Безпосередня адресація. Пряма адресація. Непряма адресація. Способи адресації операндів на основі операції зміщення. Відносна, індексна, базова та сторінкова адресація. Неявна і стекова адресація. Вибір способів адресації операндів. | 2/0,25 | 2/0,25 | 5/7 | 9/7,5 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК08, СК09 |
| 8 | Тема 8. Принципи формування системи команд комп’ютера. Комп'ютери із складною та з простою системами команд. Особливості архітектури комп'ютера з простою, доповненою та спеціалізованою системою команд. | 2/0,25 | 2/0,25 | 5/7 | 9/7,5 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК08, СК01 |
| **Змістовий модуль 2. Основні операції мікропроцесорів** | | | | | | | | |

| № | Назва теми | **Лекції** денна/ заочна | **Лаб.** денна/ заочна | **Самост. робота** денна/ заочна | **Разом** | **Методи навчання** | **Методи оцінювання** | **ЗК та СК** |
|---|---|---|---|---|---|---|---|---|
| 9 | Тема 9. Типи сучасних комп’ютерів. Сучасні тенденції розвитку архітектури комп'ютерів. Основні етапи всесвітньої історії комп'ютеробудування. Стандартизація. Архітектура 32- і 64- розрядних МП. Передумови виникнення нейрокомп'ютерів. Нейроприскорювачі. Нейрочипи. Квантовий комп'ютер. Оптичні комп’ютери. Фотоний комп'ютер. Біокомпьютінг. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, ЗК03, СК01, СК08, СК19 |
| 10 | Тема 10. Структура мікропроцесорного пристрою. Архітектурні особливості мікропроцесорів. Типова архітектура універсального МП. Архітектурні особливості мікропроцесорів. Типова архітектура універсального МП. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК08 |
| 11 | Тема 11. Основні операції процесора. Фази виконання команд в процесорі. Процесори з вхідними та вихідними сегментами регістра. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК03, СК10, СК09 |

| № | Назва теми | **Лекції** денна/ заочна | **Лаб.** денна/ заочна | **Самост. робота** денна/ заочна | **Разом** | **Методи навчання** | **Методи оцінювання** | **ЗК та СК** |
|---|---|---|---|---|---|---|---|---|
| 12 | Тема 12. Процесор комп'ютера з простою системою команд. Вимоги до процесора комп'ютера з простою системою команд. Діаграми виконання команд завантаження LW. Потокові графи виконання команд. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК19 |
| 13 | Тема 13. Процесор векторного комп'ютера. Будова скалярних і суперскалярних архітектур. Векторні команди. | 2/0,25 | 2/0,25 | 5/7 | 9/7,5 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, ЗК03, СК01 |
| 14 | Тема 14. Функції та елементарні операції арифметико-логічного пристрою. Будова АЛП. Одноблокові та багатоблокові АЛП. Послідовні, послідовно-паралельні та паралельні АЛП. | 2/0,25 | 2/0,25 | 5/7 | 9/7,5 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК09, СК10, СК19 |
| 15 | Тема 15. Способи обробки даних в арифметико-логічних пристроях. Нарощування розрядності АЛП у сучасних мікропроцесорах. | 2/0,5 | 2/0,5 | 5/7 | 9/8 | МН1, МН2, МН5, МН6 | МО1, МО2, МО4 | ЗК01, ЗК02, СК08 |
| | ІЗ/КПІЗ | | | 45/63 | 45/63 | | | |
| | **Разом** | **30/6** | **30/6** | **120/168** | **180/180** | | | |

*Легенда: ЗК — загальна компетентність (номер за п. 2); СК — спеціальна (фахова) компетентність (номер за п. 2). Повне формулювання кожного коду наводиться в ОП / стандарті спеціальності.*

*Методи навчання: МН1 — словесний метод (лекція, дискусія, співбесіда тощо); МН2 — практичний метод (лабораторні та практичні заняття); МН5 — відеометод у сполученні з новітніми інформаційними технологіями та комп'ютерними засобами навчання (дистанційні, мультимедійні, веб-орієнтовані тощо); МН6 — самостійна робота (розв'язання завдань).*

*Методи оцінювання: МО1 — екзамен; МО2 — усне або письмове опитування; МО4 — тестування.*

## 4. Результати навчання

**ПРН04.** Знати та розуміти вплив технічних рішень в суспільному, економічному, соціальному і екологічному контексті.

**ПРН06.** Вміти застосовувати знання для ідентифікації, формулювання і розв’язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей.

**ПРН07.** Вміти розв’язувати задачі аналізу та синтезу засобів, характерних для спеціальності.

**ПРН08.** Вміти системно мислити та застосовувати творчі здібності до формування нових ідей.

**ПРН09.** Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп’ютерних систем та мереж для вирішення технічних задач спеціальності.

**ПРН13.** Вміти ідентифікувати, класифікувати та описувати роботу комп’ютерних систем та їх компонентів.

**ПРН14.** Вміти поєднувати теорію і практику, а також приймати рішення та виробляти стратегію діяльності для вирішення завдань спеціальності з урахуванням загальнолюдських цінностей, суспільних, державних та виробничих інтересів.

**ПРН18.** Використовувати інформаційні технології та для ефективного спілкування на професійному та соціальному рівнях.

**ПРН22.** Вміти створювати та використовувати як апаратне, так і програмне забезпечення для комп'ютерів, вбудованих систем і систем Інтернету речей, включаючи їх складові елементи.

## 5. Цілі сталого розвитку

ЦСР 4 – Якісна освіта

ЦСР 8 – Гідна праця та економічне зростання

ЦСР 9 – Промисловість, інновації та інфраструктура

ЦСР 12 – Відповідальне споживання та виробництво

## 6. Неформальна освіта

Рекомендовані курси, тренінги, стажування та інші: результати навчання, здобуті у формальній, неформальній чи інформальній освіті, можуть бути визнані відповідно до процедур ЛНТУ. Підтвердженнями можуть бути сертифікати тематичних тренінгів, вебінарів чи онлайн-курсів разом з описом досягнутих результатів навчання та, за потреби, коротке верифікаційне завдання або портфоліо.

## 7. Критерії та форми контролю

Оцінювання — за 100-бальною шкалою (національна шкала / ЄКТС). Підсумковий бал = поточний контроль (30 %) + ІЗ/КПІЗ (10 %) + модульний контроль (20 %) + екзамен (40 %).

Академічна доброчесність: самостійне виконання завдань; коректне посилання на джерела; позначення частин тексту, згенерованих засобами ШІ. Порушення академічної доброчесності не толеруються.

## 8. Зміст тем

### Тема 1. Історичний розвиток комп’ютерів. Структура обчислювального засобу. Принципи Джона фон Неймана. Історія компанії IBM та відомих виробників процесорної техніки. Перспективи розвитку комп’ютерної техніки.

Провести огляд архітектури системного блоку комп’ютера. Визначити основні складові, їх характеристики. Вивчити будову, призначення та функціональність основних компонентів ПК.

### Тема 2. Функції та основні функціональні вузли комп’ютера. Організація зв’язків між функціональними вузлами комп’ютера. Провідні інтерфейси, що застосовуються для взаємодії між різними компонентами всередині IoT-пристроїв.

Дослідження основних шин комп'ютера, вивчити характеристики шин PCIe, SATA, USB, дослідити структуру та принцип роботи ОЗП, вивчити рівні кешу L1, L2, L3 і їх роль в обчислювальних можливостях процесорів. Робота блоку живлення комп’ютера: знайти

маркування на електролітичних конденсаторах і визначити їх ємність і робочу напругу на демонстраційному блоці живлення; розрахувати загальну ємність вихідного каскаду– сумарно по каналах +12 В, +5 В. Вивчити особливості налаштування BIOS/UEFI.

**Тема 3. Типи архітектур комп’ютера. Гарвардська комп’ютерна архітектура. Принципи двійкового кодування, програмного керування, однорідності пам’яті, адресності. Принстонська архітектура. Архітектура Хокні і Джесхоупа. Особливості архітектур мікропроцесорів для збору, обробки та передачі даних.**

Ознайомитися з архітектурними підходами побудови комп’ютера (Фон Нейманівська архітектура, Гарвардська архітектура, x86, ARM). Зібрати інформацію про сучасні архітектури процесорів Intel та AMD (п’ять останніх поколінь кожного виробника), вказавши техпроцес, кількість ядер, кеш, підтримувані технології. Дані подати у вигляді таблиці. Дослідити архітектуру ARM на прикладі Apple Silicon: M1–M4. Вказати основні відмінності від x86, переваги у мобільних і ноутбучних платформах.

**Тема 4. Формати даних. Способи представлення чисел. Системи числення і поняття коду. Системи числення. Формати даних чисел з фіксованою комою. Розрядні сітки.**

Системний таймер і годинник реального часу. Дослідити роботу системного таймера за допомогою PowerShell для Windows та командами консолі для Linux: виконати тестування затримки виконання.

**Тема 5. Порядок кодування команд в комп’ютері. Кодування команд програми. Структура команди. Вибірка команд, розпізнавання типів виконуваних операцій. Звернення до пам'яті. Порядок виконання команд. Цикли виконання комнд. Структура процесора і регістрової пам’яті.**

Ознайомитись з базовим форматом машинної інструкції у x86 визначте які байти відповідають за команду операнди адресацію та значення. Написати програму, що містить прості інструкції типу MOV AX BX ADD AL 1 SUB [BX] AL JMP short INC CX XOR AX AX.

**Тема 6. Типи команд та операцій. Класифікація команд. Принципи формування системи команд. Команди обробки даних. Класифікація архітектури комп’ютера за складом системи команд. Команди переміщення даних. Команди передачі керування. Принципи формування системи команд комп’ютера. Конвеєрне виконання команд.**

Організація шин пам’яті і шин розширення. Дослідити практично, як вибір типу шини впливає на загальну продуктивність та масштабованість комп’ютерної системи. Підготувати та запустити віртуальну машину в середовищі QEMU. Створити конфігурацію віртуальної машини, яка міститиме щонайменше один пристрій пам’яті та один пристрій периферії.

**Тема 7. Способи адресації операндів. Безпосередня адресація. Пряма адресація. Непряма адресація. Способи адресації операндів на основі операції зміщення. Відносна, індексна, базова та сторінкова адресація. Неявна і стекова адресація. Вибір способів адресації операндів.**

Ознайомитися з технічними характеристиками накопичувачів, доступних для тестування – SATA SSD, M.2 SATA SSD, M.2 NVMe SSD. Визначити форм-фактор, інтерфейс, тип роз'єму, підтримку протоколів Вивести точні часові сигнали з програмованими періодами в пристрої вводу/виводу.

**Тема 8. Принципи формування системи команд комп’ютера. Комп'ютери із складною та з простою системами команд. Особливості архітектури комп'ютера з простою, доповненою та спеціалізованою системою команд.**

Архітектури CISC та RISC. Написати просту програму сумування даних та реалізувати її у вигляді машинних інструкцій у двох стилях: у CISC-архітектурі де є x86-синтаксис, і у RISC-архітектурі ¬ у стилі ARM або псевдокоді RISC-V.

**Тема 9. Типи сучасних комп’ютерів. Сучасні тенденції розвитку архітектури комп'ютерів. Основні етапи всесвітньої історії комп'ютеробудування. Стандартизація. Архітектура 32- і 64- розрядних МП. Передумови виникнення нейрокомп'ютерів. Нейроприскорювачі. Нейрочипи. Квантовий комп'ютер. Оптичні комп’ютери. Фотоний комп'ютер.**

**Біокомпьютінг.**

Інструкційний ISA набір процесора. Розглянути і практично виконати приклади інструкцій переходу та керування виконанням коду JMP, JE, JNE, CALL, RET.

**Тема 10. Структура мікропроцесорного пристрою. Архітектурні особливості мікропроцесорів. Типова архітектура універсального МП. Архітектурні особливості мікропроцесорів. Типова архітектура універсального МП.**

Записати власні приклади фрагментів коду для кожної групи інструкцій. Виконати їх у MASM, спостерігаючи за зміною регістрів і результатами. Розглянути приклади програм, що містять арифметичні – ADD, SUB, INC, DEC, MUL, DIV та логічні інструкції AND, OR, XOR, NOT, SHR, SHL та пояснити їх роботу.

**Тема 11. Основні операції процесора. Фази виконання команд в процесорі. Процесори з вхідними та вихідними сегментами регістра.**

Поняття конвеєризації виконання команд. Написати у MASM програму з послідовними інструкціями, що створюють data hazard – залежність по одному регістру. Оптимізувати цей код шляхом перестановки інструкцій або використання інших регістрів, щоб зменшити залежності.

**Тема 12. Процесор комп’ютера з простою системою команд. Вимоги до процесора комп’ютера з простою системою команд. Діаграми виконання команд завантаження LW. Потокові графи виконання команд.**

Дослідити режими введення/виведення на рівні архітектури процесора: дослідити режим опитування пристрою, організувавши цикл очікування введення символу з клавіатури; реалізувати приклад організації введення-виведення з використанням буфера пам’яті та порівняти роботу з прямим зверненням.

**Тема 13. Процесор векторного комп’ютера. Будова скалярних і суперскалярних архітектур. Векторні команди.**

Дослідити принципи організації паралельних обчислень: написати у MASM32 SDK програму з послідовними інструкціями, що створюють data hazard залежність по одному регістру, реалізувати приклад із умовним переходом branch та пояснити, який виникає control hazard і як його можна мінімізувати.

**Тема 14. Функції та елементарні операції арифметико-логічного пристрою. Будова АЛП. Одноблокові та багатоблокові АЛП. Послідовні, послідовно-паралельні та паралельні АЛП.**

Вивчити апаратну структуру micro:bit та навчитися організовувати базові операції введення-виведення. Реалізувати програму зчитування даних з датчиків акселерометра або температури. Реалізувати програму для керування зовнішнім світлодіодом через GPIO-порт micro:bit.

**Тема 15. Способи обробки даних в арифметико-логічних пристроях. Нарощування розрядності АЛП у сучасних мікропроцесорах.**

Дослідження ієрархії пам’яті сучасних процесорів. Побудувати схему пам’яті сучасного CPU. Програмно реалізувати доступ до кеш-пам’яті L1/L2 через масиви у сегменті даних: створити масив даних і послідовно його обробляти, фіксуючи час доступу.

## 9. Опис ІЗ/КПІЗ

Комплексне практичне індивідуальне завдання (КПІЗ) є видом індивідуальної поза-аудиторної роботи студента. Виконання КПІЗ є одним із обов'язкових складових модулів залікового кредиту з дисципліни «Архітектура комп’ютерів». Години для КПІЗ виділені із загальної кількості годин, відведених на самостійну роботу. Завдання до КПІЗ визначені в методичних вказівках до самостійної роботи.

Метою виконання КПІЗ є розвиток навичок самостійної роботи, систематизація, узагальнення й закріплення набутих знань для розширення, поглиблення та деталізацію знань з основ побудови та використання мікропроцесорних систем та принципів взаємодії основних компонентів комп’ютера на функціональному рівні. Оволодіння навичками виконання завдань КПІЗ дозволить використовувати набуті знання для подальшого навчального процесу та професійної

діяльності.

Завдання для КПІЗ видається студентам в перший тиждень навчання. Вони виконують його самостійно впродовж семестру на основі методичних вказівок до виконання самостійної роботи з дисципліни «Архітектура комп’ютерів», опрацьованої літератури, лабораторних занять, конспекту лекцій та зібраної інформації в мережі Інтернет, її аналізу та формулювання висновків. КПІЗ оформляється у відповідно до встановлених вимог. КПІЗ оцінюється за 100-бальною шкалою і складає 10% підсумкового балу з дисципліни.

## 10. Загальні вимоги

Освітній процес регулюється академічними правилами ЛНТУ. Здобувачі освіти зобов’язані ознайомитися з вимогами, визначеними Кодексом академічної доброчесності ЛНТУ та Політикою етичного використання штучного інтелекту в ЛНТУ, і дотримуватися принципів академічної доброчесності та етичного використання штучного інтелекту в освітній діяльності.

**Академічна доброчесність.** Учасники освітнього процесу зобов’язані дотримуватися Закону України «Про академічну доброчесність» від 18.12.2025 № 4742-IX та внутрішніх нормативних документів ЛНТУ. Не допускаються академічний плагіат, фабрикація, фальсифікація, привласнення авторства, несамостійне виконання завдань, а також недоброчесне використання результатів, згенерованих штучним інтелектом.

**Використання штучного інтелекту.** Інструменти штучного інтелекту можуть використовуватися для пошуку ідей, пояснення методів, попереднього структурування, мовного редагування та допоміжного аналізу неконфіденційних даних, якщо конкретне завдання не передбачає повністю самостійного виконання. Здобувач освіти має зазначати використаний інструмент, мету та етап його застосування, перевіряти факти й розрахунки та самостійно обґрунтовувати висновки.

## 11. Література

### І. Навчально-методичні матеріали та розробки

*Праці автора силабуса:*

1. Архітектура комп’ютерів : метод. вказівки до лабораторних занять для здобувачів першого (бакалаврського) рівня вищої освіти освітньо-професійної програми «Комп’ютерна інженерія» галузі знань 12 (F) «Інформаційні технології» спец. 123 (F7) Комп’ютерна інженерія денної та заоч. форм навч. / уклад. Н. А. Христинець. Луцьк : ЛНТУ, 2025. 92 с. URL: https://repository.lntu.edu.ua/handle/123456789/580 (дата звернення: 20.08.2026)

2. Архітектура комп’ютерів: конспект лекцій для здобувачів першого (бакалаврського) рівня вищої освіти освітньої програми «Комп’ютерна інженерія» галузі знань 12 «Інформаційні технології» спеціальності 123 Комп’ютерна інженерія денної та заочної форм навчання / уклад. Н.А. Христинець. Луцьк : ЛНТУ, 2025. 112 с.

3. Архітектура комп’ютерів: методичні вказівки до виконання самостійної роботи для здобувачів першого (бакалаврського) рівня вищої освіти освітньої програми «Комп'ютерна інженерія» галузі знань 12 «Інформаційні технології» спеціальності 123 Комп'ютерна інженерія денної та заочної форм навчання / уклад. Н.А. Христинець. Луцьк : ЛНТУ, 2023. 24 с.

*Праці інших авторів:*

4. Ковальчук М. Л., Ушенко Ю. О., Угрин Д. І. Архітектура комп’ютерів: навчальний посібник. Чернівці : Чернівецький національний університет ім. Ю. Федьковича, 2022. 188 с.

### ІІ. Наукові праці

*Праці автора силабуса:*

5. Христинець Н. А. Етапи програмування на Assembler драйверів клавіатури та екрану для мікроядра операційної системи. Кібербезпека енергетики : Матеріали науково-практ. конф., м. Київ, 27 трав. 2022 р. С. 99-101. http://surl.li/nhlcjg (дата звернення: 20.08.2026)

6. Христинець Н. А. Реалізація багатопоточності на архітектурі мультимедійних процесорів Nexperia. Інформаційні технології та комп’ютерна інженерія. Вінниця, 2022. №55. С. 59-64.

*Праці інших авторів:*

7. Капітон А., Франчук Т., Тищенко Д., Десятко А. Сучасні напрями розвитку та особливості архітектури комп’ютерів. Вісник Хмельницького національного університету. Серія: Технічні науки. 2025. Т. 359, № 6. С. 230-234. DOI: 10.31891/2307-5732-2025-359-32 (дата звернення: 20.08.2026)